

COMSOL Multiphysics を用いたパワーモジュールレイアウトの熱・信頼性に対する影響評価

伊勢谷 健司¹, 鳴海 旬哉¹

1. 株式会社先端力学シミュレーション研究所, 解析技術部, 〒112-0002 東京都文京区.

概要

本研究では COMSOL Multiphysics のアプリケーションビルダーを用いて, パワーモジュールのパワーサイクル試験(PCT)を模擬する熱-構造連成の応力・疲労寿命シミュレータアプリを開発した. 本アプリを使用することで, 専門的な FEM 解析の知識を持たない技術者でもモジュール形状・材料・試験条件を Graphical User Interface(GUI)から設定して, はんだ接合部およびワイヤボンディングの疲労寿命を評価することが可能となる. 本アプリを用いて, two-chip モジュールにおいて一方のチップの平面位置を変更したパラメトリック解析を実施し, チップレイアウトがはんだおよびワイヤの疲労寿命に与える影響を評価した. その結果, はんだの疲労寿命はジャンクション温度振幅 ΔT_j と強い相関を示し, 配置による寿命変動の大部分がチップ間の熱干渉に起因する ΔT_j の変化に依存することがわかった. 一方, ワイヤの疲労寿命は ΔT_j のみならず基板全体の反りに依存している. パワーモジュールのレイアウト設計においては, 熱設計 (熱干渉の抑制) がはんだ寿命に対して重要であり, ワイヤ寿命に対してはワイヤに機械的な負荷が掛からないような配置にする必要がある.

キーワード: パワーモジュール, 熱-構造連成解析, 疲労寿命, パワーサイクル試験

はじめに

パワーモジュールは電気自動車のインバータや太陽光発電用パワーコンディショナなど, 電力変換を扱う様々な機器で用いられている. 近年は省エネルギー化の要請に伴い SiC, GaN などのワイドバンドギャップ半導体の採用により高耐熱・高電流密度化が進み, モジュールの熱設計や信頼性設計への要求はより厳しくなる傾向にある.

パワーモジュールはスイッチングの ON/OFF によってチップ発熱による温度上昇→冷却水への放熱による温度低下という繰り返し温度サイクルに晒され, このとき異種材料界面では線膨張係数(CTE)の差に起因する熱応力が繰り返し発生し, 接合材やワイヤボンディングに損傷が蓄積され, 最終的に熱疲労破壊につながる. このような現象に対するレイアウト等の設計因子の影響を評価するには, 有限要素法(FEM)シミュレーションによる熱/応力の連成解析が有効であるが, FEM に関する専門的な知識と経験が要求され, 設計現場での活用の障壁となっている. そこで本研究では, これらの解析を GUI 上で設定・実行できる設計探索アプリを COMSOL Multiphysics 上に構築し, パワーモジュールのパワーサイクル試験を模擬した寿命評価シミュレーションを実施した.

寿命評価シミュレーション

パワーサイクル試験を模擬する寿命評価シミュレーションでは, 半導体チップの通電加熱によって, パワーモジュール内部に生じる温度上昇, ならびに熱変形によって生じる内部応力・ひずみが計算される. シミュレーションに必要な入力データとしては, モジュールの幾何形状, 構成部材の材料特性, および冷却条件・拘束条件である. 出力された温度, ひずみ, 応力などから算出されるサイクル毎の疲労寿命評価指標と, 寿命サイクル数 N_f を結びつける寿命予測式によって, パワーモジュールの寿命評価が行われる[1].

疲労寿命評価指標

パワーサイクル試験の代表的な破壊モードははんだ接合部やワイヤボンディングの疲労破壊である. 通常, パワーサイクル試験では寿命サイクルが数千～数万サイクルの範囲で評価することが多く, 低サイクル疲労の寿命予測式を用いられることが多い[2]. 本研究では, 非弾性ひずみ範囲 $\Delta \varepsilon_{in}$ による Coffin-Manson 則

$$N_f = C(\Delta \varepsilon_{in})^m \quad (1)$$

およびヒステリシス散逸エネルギー密度 ΔW による Darveaux 則

$$N_f = k_1(\Delta W)^{k_2} \quad (2)$$

に基づき, パワーモジュールの寿命評価を行った. C , m , k_1 , k_2 は材料定数である.

シミュレーション条件

解析対象とする two-chip モジュールは、図 1 に示す通り SiC チップが Direct Bonded Copper(DBC)基板上面にはんだで接合され、SiC チップと DBC 基板がワイヤボンディングで接続された構造とした。パワーサイクル試験条件は、チップ発熱量 $Q = 100 \text{ W/chip}$ 、on/off 時間は 2s/18s として 3 サイクル繰り返した。冷却条件は、モジュール底面に対流熱伝達境界条件を与え、熱伝達率 $h = 5000 \text{ W/(m}^2 \cdot \text{K)}$ 、冷媒温度は 25°C とした。ジャンクション温度 T_j は半導体チップの接合部温度を表す指標であり、本解析では各時刻におけるモデル全体の最高温度として評価した。1 サイクル中の T_j の最大値 $T_{j,max}$ と最小値 $T_{j,min}$ の差をジャンクション温度振幅

$$\Delta T_j = T_{j,max} - T_{j,min} \quad (3)$$

と定義する。 ΔT_j は熱疲労の駆動力となる温度振幅であり、パワーサイクル試験による疲労破壊評価における代表的な指標である。

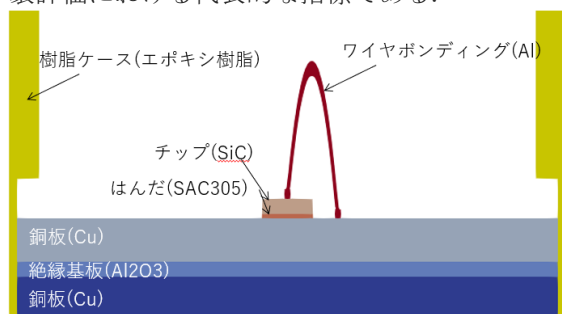


図 1. two-chip モジュールの構造。

パラメトリック解析条件

ジャンクション温度振幅 ΔT_j 、およびはんだ/ワイヤの疲労寿命評価指標に対するチップレイアウトの影響を評価するため、図 2 のように基板上に配置したチップ位置をパラメトリックに変更した 25 ケースの解析を実施した。各パラメータとその水準を表 1 に示す。

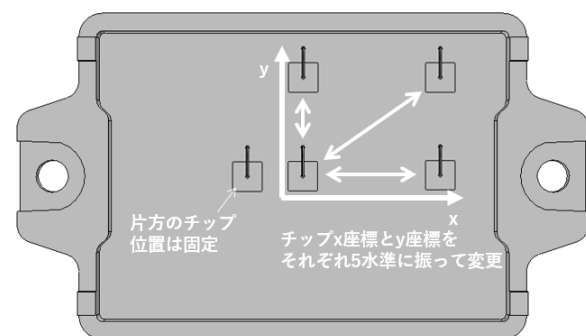


図 2. パラメトリック解析条件。

表 1. パラメータと水準。

パラメータ	水準
チップ x 座標 (mm)	5 水準 [0.0, 3.75, 7.5, 11.25, 15.0]
チップ y 座標 (mm)	5 水準 [0.0, 3.75, 7.5, 11.25, 15.0]

COMSOL Multiphysics の設定

本研究では、アプリケーションビルダーを用いて独自に構築したアプリにより解析を実施した。解析モデルは伝熱モジュールと構造力学モジュールの連成解析として、各時刻における温度場と熱応力を計算し、1 サイクル当たりの非弾性ひずみ範囲 $\Delta \epsilon_{in}$ とヒステリシス散逸エネルギー密度 ΔW を出力した。材料特性はすべて材料ライブラリに登録されている値を使用した。また、はんだ/ワイヤには非弾性挙動を考慮する必要があるため、非線形構造材料モジュールの塑性およびクリープを適用した。今回構築したアプリの外観を図 3 に示す。形状・材料・試験条件の設定、メッシュ生成、解析実行、結果表示に加え、チップ位置や厚みのパラメトリック探索、材料比較まで GUI 操作で実行できるようにした。モジュール形状の設定は CAD インポートモジュールに対応し、解析結果は vtk 形式で出力可能となっている。

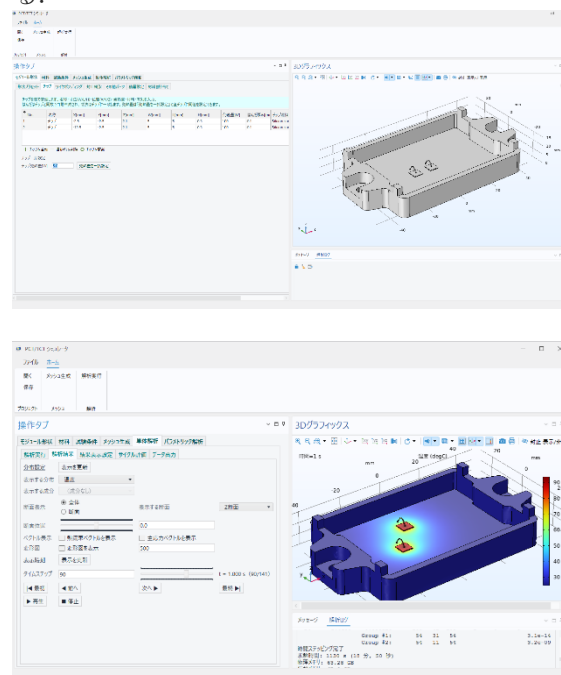


図 3. シミュレーションアプリ外観（上段：解析設定、下段：ポスト処理）。

結果と考察

チップ x 座標 = 0.0 mm, チップ y 座標 = 0.0 mm のケースを代表として, ジャンクション温度 T_j が最高となった時刻 2.0 s における温度分布とミーゼス応力分布を図 3, 図 4 に示す. T_j は約 100°C 程度となり, 二つのチップの間の領域で温度が高温となっていることから熱干渉が生じていることがわかる. また, チップ周辺の高温領域でミーゼス応力が高くなっているが, これは部材間の線膨張係数 (CTE) 差 α により生じる熱ひずみ

$$\varepsilon_{th} = \alpha(T - T_{ref}) \quad (4)$$

に応じて熱応力が高くなっているためである. ここで, T_{ref} は参照温度であり, 本解析においては $T_{ref} = 25^\circ\text{C}$ として設定している.

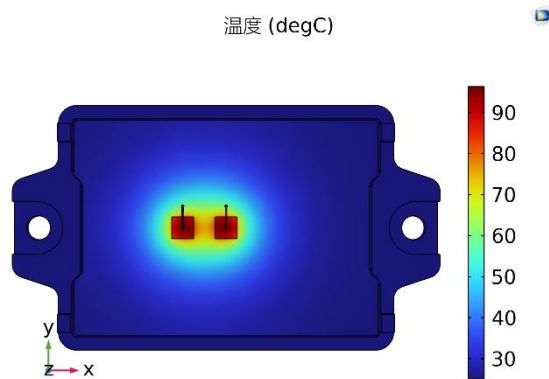


図 4. 時刻 2.0 s における温度分布.

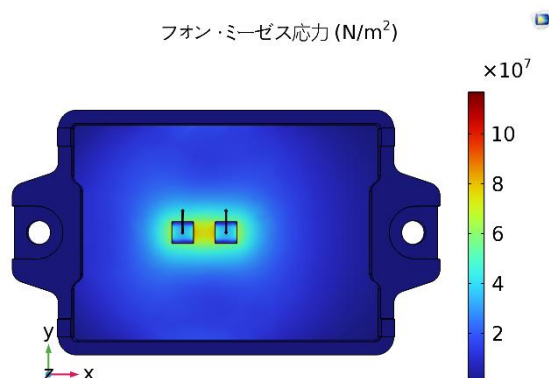


図 5. 時刻 2.0 s におけるミーゼス応力分布.

図 6 ~ 10 は, チップ位置に対する ΔT_j , $\Delta \varepsilon_{in}$, ΔW の変化を表したヒートマップである. チップ x 座標 = 0.0 mm, チップ y 座標 = 0.0 mm のケースで二つのチップは最近接となり, 熱干渉の影響により ΔT_j が最も大きく, チップ間距離が大きくなるにつれて ΔT_j は小さくなる. 図

7, 8 を見ると, チップ位置に対するはんだの $\Delta \varepsilon_{in}$, ΔW の変化は ΔT_j と似た分布となり ΔT_j の値と相関が強いことがわかる. 一方で, 最大値となるのはチップ x 座標 = 0.0 mm, チップ y 座標 = 3.75 mm のケースとなっており, チップレイアウトが ΔT_j の変化以外にも影響も及ぼしていることが示唆される. この傾向はワイヤに対してはより顕著であり, 図 9, 10 ではチップ y 座標が大きくなるにつれて $\Delta \varepsilon_{in}$, ΔW が大きくなっている. これは, ワイヤはチップと基板を接続しているために, 基板の熱膨張や反り変形によってワイヤ形状が変形することが原因と考えられる.

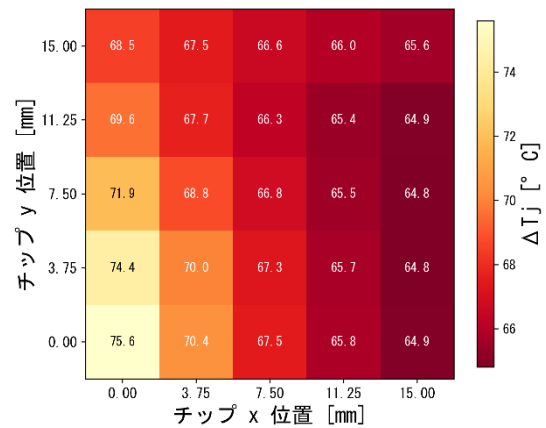


図 6. チップ位置に対する ΔT_j の変化.

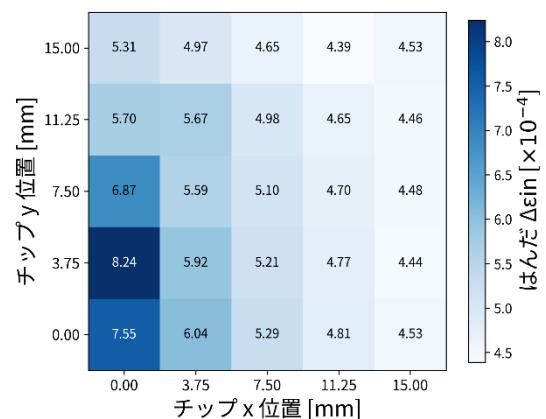


図 7. チップ位置に対するはんだ $\Delta \varepsilon_{in}$ の変化.

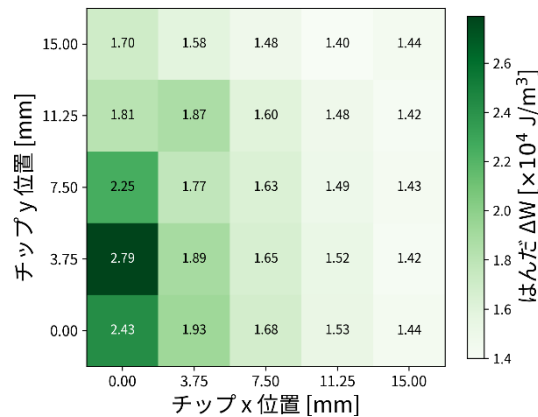


図 8. チップ位置に対するはんだ ΔW の変化.

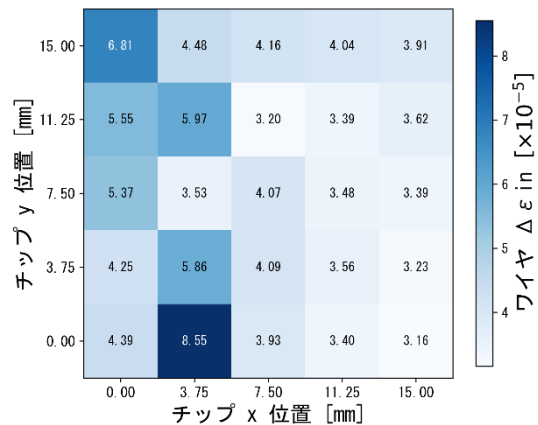


図 9. チップ位置に対するワイヤ $\Delta \epsilon_{in}$ の変化.

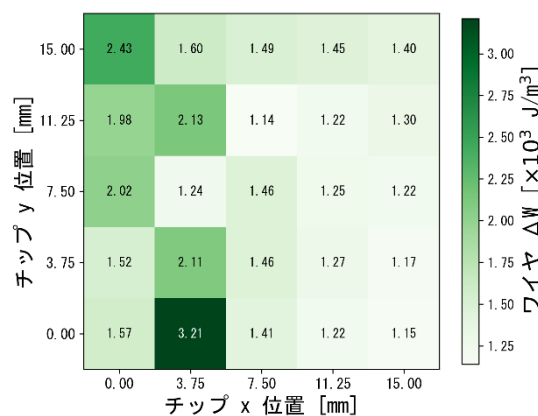


図 10. チップ位置に対するワイヤ ΔW の変化.

結論

COMSOL Multiphysics のアプリケーションビルダーを用いて、専門的な FEM 解析の知識を持

たない技術者でも操作できるパワーモジュールの疲労寿命シミュレータアプリを開発し、two-chip モジュールにおけるチップレイアウトの影響を評価した。はんだの疲労寿命評価指標 $\Delta \epsilon_{in}$ 、 ΔW はジャンクション温度振幅 ΔT_j と強い相関を示し、チップ間の熱干渉に起因する ΔT_j の変化による。ただし $\Delta \epsilon_{in}$ 、 ΔW が最大となる配置は ΔT_j が最大となる配置とは一致しておらず、チップレイアウトが ΔT_j の変化以外の経路でも寿命に影響することが示唆された。一方、ワイヤの $\Delta \epsilon_{in}$ 、 ΔW は ΔT_j との相関が比較的弱く、配置に対してより敏感であった。これは、ワイヤがチップと基板を接続しているため、基板の熱膨張や反り変形によってワイヤ形状が変形することが寄与していると考えられる。また、 $\Delta \epsilon_{in}$ 、 ΔW という二つの疲労寿命評価指標で評価を実施したが、本解析の範囲ではチップレイアウトに対する変化の傾向に差異は見られなかった。

以上より、パワーモジュールのレイアウト設計においては、はんだ寿命に対しては熱干渉を抑制する熱設計が第一義的に重要であり、ワイヤ寿命に対してはワイヤに機械的な負荷が掛からない配置とする必要があるといえる。本アプリにより、熱・応力連成解析および疲労寿命評価を短時間で実施でき、実装設計の初期検討を加速する有効な手段であることを確認した。本アプリは COMSOL Compiler により作成した製品版を頒布予定である。

参考文献

- [1] 大浦賢一, 伊勢谷健司, "焼結銀接合した高耐熱パワー半導体モジュールの寿命予測シミュレーション", エレクトロニクス実装学会誌, Vol. 25, No. 6 (2022)
- [2] 宮崎則幸, 矢戸信之, 葉山裕, "パワーモジュールの強度信頼性評価", エレクトロニクス実装学会誌, Vol. 23, No. 2 (2020)